

Conferenza MRSC 2008

Maurizio Cremonesi

CILEA, Segrate

Abstract

Si è svolta a Belfast lo scorso aprile l'edizione 2008 delle conferenze MRSC. Si è parlato soprattutto di acceleratori FPGA (Field Programmable Gate Array) e GP-GPU (General-Purpose Graphics Processing Unit), che nonostante le difficoltà stanno per diventare parte indispensabile dei cluster dedicati al calcolo intensivo, rendendo realtà la visione di cluster a nodi eterogenei di cui si cominciava a parlare nei centri di calcolo più importanti.

On April the first MRSC conference outside Manchester took place in Belfast. FPGA (Field Programmable Gate Array) and GP-GPU (General-Purpose Graphics Processing Unit) accelerators are going to become an important piece of high performance clusters, in spite of the technical difficulties. This fact is helping to turn actual the forecasting vision of clusters with heterogeneous nodes, in which are interested the most important research computing centres.

Keywords: Acceleratori; co-processor; FPGA (Field Programmable Gate Array); GP-GPU (General-Purpose Graphics Processing Unit); multi-core

Le conferenze MRSC

I convegni MRSC sono nati su iniziativa dell'Università di Manchester. Questa Università è famosa per aver promosso la costruzione di alcuni tra i primi calcolatori moderni, già a partire dagli anni '50 [1]. Dal 2005 l'Università di Manchester organizza annualmente e ha ospitato i convegni Manchester Reconfigurable Supercomputing Conference (MRSC), allo scopo di fare il punto sullo sviluppo e le applicazioni dei processori riconfigurabili.

Da quest'anno la conferenza estende i suoi campi di interesse e cambia il luogo di svolgimento. Per questo il nome del convegno è cambiato in "Many-core & Reconfigurable Supercomputing Conference" e è stato ospitato dalla Queen's University of Belfast, in Irlanda del Nord. Nei prossimi anni si vorrebbe continuare ad organizzare la conferenza ogni anno in località differenti.

Quest'anno quindi MRSC2008 [2] si è svolta a Belfast, città tristemente famosa fino a poco tempo fa per gli episodi di guerriglia e violenza. Ora quel periodo è un ricordo e quasi un'opportunità per interessare i turisti, che sono sempre più numerosi. In effetti la città, riappacificata, è rinata, gli edifici vengono ristrutturati e ne sono stati costruiti molti di

nuovi e moderni. I turisti vengono da tutto il mondo e trovano in Belfast la più tradizionale ospitalità anglosassone.

Ma Belfast è soprattutto famosa per ospitare grandi cantieri navali, in particolare per aver dato i natali all'Olympic, Titanic e altre grandi navi. In seguito gli armatori hanno lasciato parzialmente liberi quegli spazi, che ora ospitano tra l'altro le facoltà di ingegneria e informatica dell'Università di Belfast.

Nei pressi del Titanic quarter, nella sede dell'Istituto di Elettronica e Tecnologia delle Comunicazioni e dell'Informazione (ECIT), si è svolto quindi il convegno MRSC2008, un poco distante dal centro città, ma in un luogo ricco di suggestione e di storia. La conferenza ha visto la partecipazione di diversi esperti, provenienti da tutto il mondo.

L'interesse del CILEA

Il CILEA è interessato a conoscere gli sviluppi tecnologici degli acceleratori per diversi motivi. Innanzitutto c'è l'interesse culturale verso qualunque soluzione tecnica efficiente per il calcolo ad alte prestazioni.

Inoltre il CILEA partecipa a progetti e collaborazioni che comprendono servizi di calcolo che potrebbero avvantaggiarsi dall'utilizzo di acceleratori. Infine, nel suo ruolo di gestore di

importanti piattaforme per il calcolo scientifico, il CILEA è interessato a rendere il più efficiente possibile i programmi e le macchine utilizzati dall'utenza, anche allo scopo di limitare i consumi energetici e in generale le spese di gestione.

Perché gli acceleratori

Gli acceleratori sono nati come embedded-processor in apparecchi per i videogame, le telecomunicazioni, la visualizzazione e solo successivamente sono stati utilizzati dal mondo del supercalcolo. Questo spiegherebbe anche perché aziende come Intel e AMD non costruiscono acceleratori, ma si stanno prodigando per affiancare acceleratori ai propri processori più recenti.

Con il software appropriato i processori tradizionali possono simulare le operazioni svolte dagli acceleratori e viceversa, secondo George Constantinides dell'Imperial College di Londra, ma a spese di enormi perdite prestazionali in entrambi i sensi. Poiché nessun tipo di processore è sostituibile, la soluzione migliore sembra essere quella di affiancare gli acceleratori ai processori generici, cercando il modo di accoppiarli il più strettamente possibile.

Per supportare lo sviluppo di applicazioni, Intel ha sviluppato il QuickAssist Accelerator Abstraction Layer, un ambiente uniforme per le diverse soluzioni FPGA (Field Programmable Gate Array) che si interfacciano con il Front Side Bus (FSB) dello Xeon. Inoltre insieme ad IBM si è impegnata nel programma Geneseo per lo sviluppo di interfacce standard.

Anche la AMD, con il programma Torrenza, ha scommesso sull'integrazione tra FPGA e GP-GPU (General-Purpose Graphics Processing Unit) con i propri processori Opteron, mediante la tecnologia Hyper Transport, che sembra permettere connessioni molto efficienti.

Ormai i server di calcolo, dai grossi server ai calcolatori da scrivania, costituiscono una componente molto importante del consumo di energia di una città. Questo pone seri problemi ai centri di calcolo, costretti a confrontarsi con consumi energetici sempre maggiori. Analizzando il problema si scopre che i processori tradizionali sono inadatti ad eseguire con efficienza alcuni algoritmi di calcolo molto frequenti, da qui la necessità di costruire macchine sempre più grandi che consumano sempre più energia. Una soluzione consiste nell'adattare l'hardware agli algoritmi, ma si dovrebbe trovare il modo di riuscire a farlo con efficienza e affidabilità. Questo porterebbe ad

una velocità di calcolo notevolmente superiore con un consumo di energia ridotto. Il problema può essere risolto affiancando FPGA e GP-GPU come co-processor ai processori generici.

Attualmente però c'è un gap, che pare crescente, tra architetture e applicazioni. Per questo la NSF americana ha fondato l'NSF Center for High-Performance Reconfigurable Computing (CHREC), che ospita circa 40 studenti di 10 Università, come riporta Alan George, Direttore del centro. L'approccio di CHREC per trovare soluzioni al problema si basa su un paradigma che permette di esplorare il parallelismo sia dell'algoritmo sia del processore, e prevedere le prestazioni ottenibili dalla loro interazione.

Una delle aziende più attive nello sviluppo di strumenti di programmazione degli acceleratori e tra le più attive alla conferenza è Mitronics [2], che tra l'altro collabora con HP per velocizzare i suoi server con gli acceleratori. Stefan Mohl ha presentato il Mitron Virtual Processor, un ambiente di sviluppo che permette di parallelizzare in modalità fine-grain le applicazioni e farle girare su acceleratori di tipo FPGA; con esso si sono velocizzati fino a più di 50 volte alcuni applicativi, ad esempio NCBI BLAST [3], un'applicazione che esegue ricerche di sequenze genetiche.

Il problema di facilitare l'interazione tra programmatori, algoritmi e acceleratori viene affrontato anche dalla Ylichron [4], uno spinoff ENEA, tutto italiano quindi, nonostante il nome evocativo scenari da Silicon Valley. La Ylichron, presente al convegno con un poster presentato da Paolo Palazzari, ha ricevuto un finanziamento quadriennale dal Ministero dell'Università e della Ricerca per sviluppare Harwest, un ambiente di sviluppo software basato sull'interfaccia VisualStudio, che permette di programmare FPGA con codici scritti in C, senza usare estensioni sintattiche.

Grande interesse stanno riscuotendo anche le GP-GPU, i cui fornitori più importanti sono ATI e NVIDIA. I modelli più recenti hanno prestazioni significative anche in virgola mobile in precisione singola e costi relativamente bassi, paragonabili ai processori di punta di Intel e AMD. In generale le GP-GPU si programmano un po' come i calcolatori vettoriali di vecchia memoria, ma con linguaggi di programmazione e ambienti di sviluppo specifici, che si possono padroneggiare dopo alcune settimane di studio.

Le prime esperienze mostrano che non solo i programmi di ricerca genica, ma anche programmi Montecarlo e programmi a diffe-

renze finite in 2 dimensioni ottengono prestazioni fino a 30 volte superiori a un singolo core Intel Xeon. Un poco inferiore è l'efficienza per programmi a differenze finite in 3 dimensioni, essenzialmente per problemi di memoria. La mancanza di precisione doppia e la carenza di memoria è stata una difficoltà evidenziata anche dall'unica presentazione italiana del convegno, tenuta da Nico Sanna del CASPUR, dove una decina di persone lavorano per integrare GP-GPU e FPGA in cluster ad alte prestazioni, allo scopo di migliorare l'efficienza computazionale. In particolare Sanna ha illustrato i problemi incontrati nell'utilizzare GP-GPU NVIDIA G80 per velocizzare un programma che studia gli effetti delle radiazioni ionizzanti sul DNA.

La genetica e la grafica sono campi in cui gli acceleratori si comportano molto bene, mentre non sono in genere ancora adatti a calcoli di tipo virgola mobile in doppia precisione, anche se aziende come la ClearSpeed ci stanno lavorando da qualche tempo e Simon McIntosh-Smith ha mostrato come applicazioni di dinamica molecolare e meccanica quantistica possano avvantaggiarsi dell'uso di acceleratori FPGA. Si prevede quindi per gli acceleratori un futuro molto promettente, motivo per cui aziende come la Cray, HP, SGI stanno acquisendo collaborazioni e sperimentando tecniche che permettano di integrare sempre meglio gli acceleratori in cluster ad alte prestazioni.

La Cray con l'XD1, basato su acceleratori Xilinx Virtex II e Virtex-4 interfacciati a processori AMD Opteron, ha cominciato bene, anche se non sembra avere un interesse costante. Su questa piattaforma Olaf Storaasli dell'ORNL ha mostrato come il codice FASTA per una ricerca di allineamento di 2 sequenze geniche nel genoma umano abbia fatto registrare una velocità di esecuzione circa 100 volte maggiore rispetto all'implementazione su un singolo core AMD Opteron.

La HP si sta interessando al mercato e intanto sta studiando sistemi per produrre nuove generazioni di acceleratori.

La SGI offre soluzioni che includono acceleratori di diversa provenienza per la soluzione di varie classi di problemi computazionali. In particolare nei sistemi SGI si possono trovare acceleratori Virtex4 di Xilinx, che offrono prestazioni notevolmente migliorate rispetto ai Virtex II; XPP di PACT, plugin compatibile del processore Intel Xeon per il riconoscimento di strutture in immagini biomediche; GPU della NVIDIA per accelerare applicazioni di grafica; acceleratori ClearSpeed per applicazioni di

chimica, fluidodinamica ed elettromagnetismo; soluzioni FPGA della XtremeData, che uniscono la velocità degli FPGA alla flessibilità dei processori AMD e Intel per applicazioni scientifiche e imaging.

Conclusioni

Lo sviluppo di software e sistemi di calcolo che sfruttano gli acceleratori è una grande opportunità per nuove iniziative commerciali, ma occorre avere idee originali. In questa fase di sviluppo è inevitabile che aziende e progetti nascano e si esauriscano velocemente. Dovendo investire in questo campo alcuni consigliano di puntare sulle soluzioni di aziende che promettono di rimanere sul mercato a lungo.

Infatti l'impegno necessario non dev'essere sottovalutato. Gli acceleratori più capaci sono molto costosi, perciò per essere competitivi il software installato dev'essere almeno 10-20 volte più veloce che sui processori tradizionali.

In generale la frequenza degli acceleratori è circa 10 volte più bassa dei più recenti processori tradizionali, perciò è molto inferiore il consumo di energia, ma per specifiche applicazioni la velocità di calcolo può essere anche fino a 100 volte superiore.

Non è tuttavia semplice sviluppare o adattare applicazioni affinché sfruttino adeguatamente tutte le potenzialità degli acceleratori, si richiede una lunga preparazione iniziale, ambienti di sviluppo appropriati e molto impegno. Rispetto alla programmazione su processori generici cambia il paradigma: non è l'applicazione che si adatta alla macchina, ma applicazione e hardware devono convergere insieme in una soluzione sufficientemente efficiente da ripagare l'impegno e l'investimento spesi.

Bibliografia

- [1] URL: <http://www.digital60.org/birth/manchestercomputers/timeline/>
- [2] URL: <http://www.mrsc2008.org/>
- [3] URL: <http://www.mitronics.com/>
- [4] URL: <http://sourceforge.net/projects/mitcpbio>
- [5] URL: <http://www.ylichron.it/>