

Advanced research workshop on high performance computing technology and applications (HPC 2004)

Claudio Arlandini

CILEA, Segrate

Abstract

L'ADVANCED RESEARCH WORKSHOP ON HIGH PERFORMANCE COMPUTING TECHNOLOGY AND APPLICATIONS è uno degli appuntamenti tradizionali in cui si discutono i correnti e futuri sviluppi nel campo dell'architettura dei processori e delle tecnologie software di interesse per il calcolo ad alte prestazioni, nonché le più promettenti applicazioni a nuovi problemi scientifici o dell'industria. Il CILEA è orgoglioso sponsor dell'edizione 2004. Presentiamo qui una selezione degli interventi più interessanti del convegno.

Keywords: Supercalcolo, Conferenze, Processori

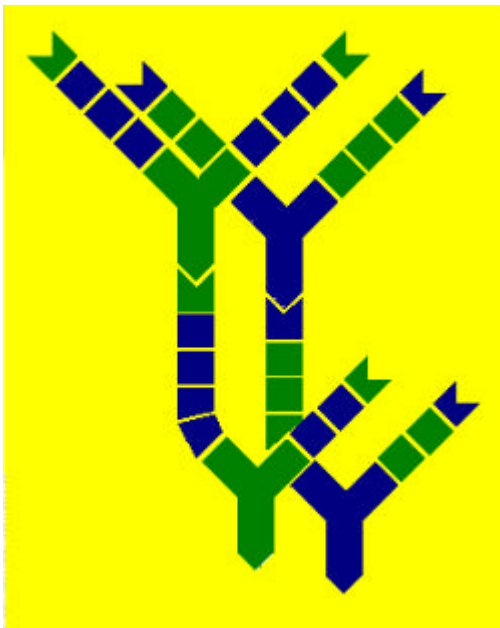


Figura 1 - Il logo dell'edizione 2004

Il workshop [1] ha una storia ormai più che decennale e riunisce il gotha dei produttori di hardware e software e i più importanti ricercatori internazionali del settore nella bella cornice del Grand Hotel San Michele di Cetraro (CS). Anche quest'anno, nonostante la concomitanza di altre conferenze internazionali, è stata mantenuta un'alta affluenza di pubblico e soprattutto un'elevata qualità negli interventi e nelle discussioni, in primo luogo grazie all'affabilità e all'attenta regia del Prof. Lucio Grandinetti

dell'Università della Calabria, principale organizzatore dell'evento. Il workshop si è tenuto nel periodo dal 31 maggio al 3 giugno, e ha visto tra gli sponsor, oltre al CILEA, enti del calibro della Commissione Europea, del CNR e del Global Grid Forum, oltre a multinazionali quali Hewlett Packard, IBM e Intel.

I temi

Il calcolo ad alte prestazioni (HPC) è uno dei temi dell'informatica che maggiormente attrae l'attenzione mondiale come strumento fondamentale per la ricerca scientifica, la produzione industriale e il "decision making". Enti pubblici e privati investono significative quantità di energia e risorse finanziarie per costruire infrastrutture adeguate e formare uomini capaci di trarre il massimo da esse.

Le architetture hardware e software per l'HPC sono in costante evoluzione, applicazioni a problemi reali emergono, ma molti potenziali beneficiari non ne sono ancora del tutto consapevoli. Scopo del Workshop nelle intenzioni del comitato organizzatore è contribuire a fare il punto sull'attualità e gli sviluppi futuri delle tecnologie per l'HPC e discutere promettenti applicazioni a nuovi problemi di scienza, industria e finanza.

Il primo giorno ha visto due sessioni, la prima sullo "Stato dell'arte e argomenti scottanti in HPC", in cui accademici del calibro di Jack Dongarra della University of Tennessee e Oak Ridge National Laboratory, e Thomas Sterling del California Institute of Technology hanno

presentato i loro attuali progetti, seguita da quella su “Sistemi informatici e progetti emergenti”, in realtà una vetrina pubblicitaria per le nuove architetture hardware e tecnologie di rete che stanno per essere lanciate sul mercato.

I due giorni successivi sono stati monopolizzati da interventi sul Grid computing, a testimonianza dell'interesse e della febbrile attività della comunità internazionale sulle tecnologie di griglia computazionale. La giornata finale è stata invece più varia spaziando dall'analisi numerica pura ai progetti di formazione per giovani ricercatori europei, senza comunque tralasciare un'abbondante spruzzata di Grid computing.

I momenti più significativi della conferenza

Jack Dongarra, guru di MPI e uomo chiave della classifica TOP500 [2], ha aperto la conferenza con una significativa panoramica dello stato dell'arte del supercalcolo, e ha evidenziato quali saranno a suo dire i protagonisti del futuro prossimo.

Non risultano ancora segnali di una deviazione dalla legge di Moore (fig. 2) per quanto riguarda le prestazioni della singola CPU, così come le prestazioni dei sistemi aggregati, che però crescono molto più rapidamente evidenziando una crescente spinta al parallelismo. Dongarra ha quindi evidenziato la realtà rappresentata da sistemi costituiti da processori “di consumo” (*commodity*) con interconnessioni altrettanto di “*commodity*”, che erode sempre più spazio ai supercalcolatori tradizionali, costituiti da processori “*custom*” con connessioni di rete altrettanto ad hoc. In realtà sul mercato sono ora presenti con un certo successo sistemi che è possibile definire ibridi, con processori di “*commodity*” e soluzioni di rete proprietarie ad alte prestazioni. Esempi sono l'SGI Altix basato su processori Intel Itanium2, e il Cray RedStorm basato su AMD Opteron. Il favore che stanno acquisendo i cluster nel mondo del calcolo ad alte prestazioni è favorito poi dall'accendersi della guerra di mercato tra i principali produttori di soluzioni di connessione di rete ad alte prestazioni quali Myrinet, Infiniband, QsNet e SCI. Ha quindi esaminato le novità degli ultimi due “samurai del vettoriale”, ovvero NEC e Cray. NEC in particolare

sta per annunciare il nuovo processore della fortunata serie SX. L'SX-8 avrà, secondo alcune indiscrezioni, prestazioni di 18 GFlops per CPU e verrà prodotto in nodi da 8 processori ciascuno. Per concludere ha evidenziato come il punto debole del calcolo ad alte prestazioni sia invece nel software, fermo a paradigmi e linguaggi degli anni '70, incapaci di affrontare il drammatico aumento di complessità risultante dall'impiego di sistemi dotati di migliaia di processori, o comunque di applicazioni multidisciplinari. Le principali necessità che il software attuale non permette di soddisfare sono infatti a suo dire le prestazioni su sistemi ad alto numero di processori, la tolleranza ai guasti, e l'utilizzo di migliori modelli di programmazione in genere, quali sistemi di indirizzamento globale. Tentativi di affrontare questi temi sono allo stato embrionale, con linguaggi quali il Co-array Fortran [3] e l'UPC (Unified Parallel C) [4], che promettono di render obsoleto l'MPI.

Thomas Sterling del Center for Advanced Computing Research del Caltech, la cui fama internazionale è dovuta alla realizzazione del primo cluster Beowulf, ha quindi presentato il progetto MIND (Memory, Intelligent, Network Devices). La premessa si basa su un semplice dato di fatto: mentre le prestazioni dei microprocessori continuano a salire la loro efficienza reale scende, soprattutto perché il rate di accesso alla memoria non sale con la stessa rapidità. Ci troviamo quindi nella situazione di avere processori potentissimi, ma chip di memoria incapaci di rifornirli di dati su cui lavorare con una velocità adeguata.

La soluzione secondo Sterling viene dal fatto che recenti sviluppi nel campo della fabbricazione dei processori permettono ora di integrare logica CMOS e celle di memoria DRAM sullo stesso semiconduttore, creando un cosiddetto “Processor in Memory” (PIM). Questo consente in linea di principio una banda passante alla memoria dell'ordine di 100 Terabits al secondo per certe architetture. Il Caltech e la NASA congiuntamente stanno quindi sviluppando il prototipo nominato MIND, un processore scalabile di tipo PIM destinato principalmente a strumentazioni spaziali o comunque robotiche, che supera molte delle limitazioni di simili progetti precedenti.

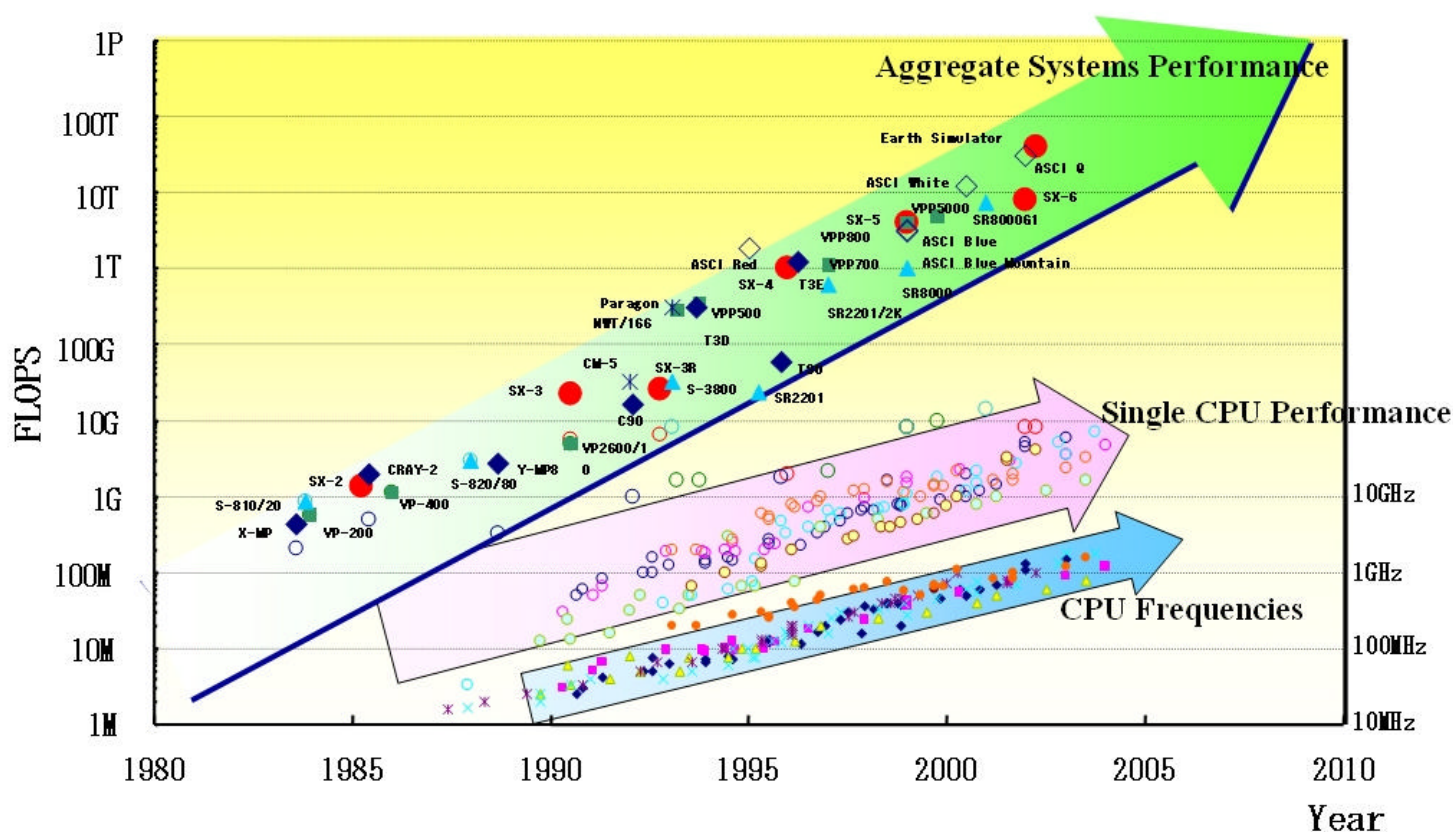


Figura 2 - Le tendenze dell'HPC secondo Jack Dongarra

Grid computing: un presente complesso, un futuro (forse) radioso

Il Grid computing è stato comunque il centro dell'attenzione del convegno. Molti interessanti progetti sono stati presentati, nonché alcune nuove promettenti applicazioni, a testimonianza dell'esplosione di interesse di questa tecnica a livello mondiale. Lo spazio su queste colonne mi impedisce di fornire un adeguato resoconto anche solo dei più interessanti.

Mi limiterò quindi a citare due interventi. Il primo è la presentazione tenuta dall'autore riguardante lo stato e i futuri sviluppi del progetto TAPAC ad un anno dal suo debutto. Si tratta di una iniziativa congiunta di HP, ETH di Zurigo e CILEA, di cui potete trovare una descrizione in un precedente numero del Bollettino CILEA [5]. Il progetto ha ottenuto lusinghieri apprezzamenti e verrà molto verosimilmente allargato a nuovi autorevoli partners nel prossimo futuro.

Il secondo si compone in realtà di due interventi in cui William E. Johnston del Lawrence Berkeley National Laboratory, nonché direttore di ESnet [6], il sistema di interconnessione ad

alte prestazioni che collega i centri di ricerca dello U.S Department of Energy e le principali università degli Stati Uniti, ha fatto il punto sullo stato dell'arte del grid computing, e su cosa ancora manca perché diventi una realtà consolidata.

Il concetto di Grid computing nasce nel 1999. Da allora si è assistito alla nascita di uno standard "de facto" per quanto riguarda il middleware che ne costituisce la struttura, il Globus Toolkit [7]. Questo fornisce essenzialmente un modello di sicurezza che consente una singola autenticazione, un linguaggio uniforme per la sottomissione dei job, e un sistema sicuro di trasferimento di dati. Nel corso degli anni, abbandonate alcune strade rivelatesi senza sbocchi, abbiamo assistito al recente adeguamento al Web Services Resource Framework (WS) [8], una famiglia di specifiche per la realizzazione di servizi, che consente l'indipendenza dal linguaggio con cui sono realizzati i livelli sottostanti ed è facilmente integrabile con i browsers. Questo approccio secondo Johnston ha comunque il problema di non poter gestire grandi flussi di

dati. Inoltre c'è ancora un notevole divario tra la realtà e le promesse di usabilità e flessibilità del Grid. Johnston vede la soluzione nella realizzazione di un'infrastruttura dove tutte le risorse inclusi i servizi sono adeguatamente descritti in una forma processabile dalla macchina, al fine di realizzare l'interoperabilità semantica. Si tratta in sostanza di applicare i concetti del progetto Semantic Web [9] al Grid. Lo scopo di tale progetto è produrre un'estensione del web corrente in cui l'informazione ha un significato ben definito permettendo a computers e persone di lavorare meglio in cooperazione.

Le prospettive correnti e future del Grid sono state poi al centro della tavola rotonda finale. A tutti i partecipanti sono state rivolte le seguenti domande:

- Considerata la mobilità nella scena del middleware per il Grid è saggio o rischioso iniziare ora nuovi progetti?
- Cosa è necessario affinché diventi più diffusa l'implementazione di griglie computazionali in ambienti di produzione?
- Quanto tempo è necessario affinché il Grid diventi l'ambiente prevalente per il calcolo ad alte prestazioni?

Ne è risultato un quadro meno trionfalistico e probabilmente più vicino alla realtà di quello emerso dalle presentazioni. Uno degli ostacoli più frequentemente citati alla maggiore diffusione del Grid computing è il fatto che nonostante gli sforzi e gli anni di lavoro si è ancora lontani dalla definizione di standard accettati da tutti. Addirittura l'unico documento rilasciato in maniera definitiva dal Globus Grid Forum, riguardante l'adozione del framework OGSA, è stato clamorosamente abbandonato solo un paio di mesi più tardi, quando si è deciso il passaggio a WS di cui si è parlato sopra. Inoltre è ancora scarsa la fiducia degli utenti nel valore aggiunto offerto da questa tecnologia.

C'è comunque una nota di fondo di ottimismo, derivato dalla certezza che l'evoluzione del Grid è trainata da esigenze attuali ed impellenti, essenzialmente la necessità di uno strumento adeguato al trattamento dei PetaBytes di dati che proverranno dal nuovo acceleratore LHC del CERN, o analoghi progetti, nel prossimo futuro. La comunità dei ricercatori è quindi fortemente motivata a definire i relativi standard nel più breve tempo possibile.

Conclusioni

In quattro giorni è stato quindi delineato in maniera abbastanza approfondita lo stato di salute del mondo del calcolo ad alte prestazioni ed in particolare delle tecniche di griglia computazionale. L'atmosfera che si respira è quella di una rivoluzione in atto, ma nessuno appare in grado di sapere se la rivoluzione avrà successo e dove ci porterà.

Bibliografia

- [1] HPC2004, URL: <http://callvsto.hpcc.unical.it/hpc2004/>
- [2] TOP500, URL: <http://www.top500.org>
- [3] Co-array Fortran, URL: <http://www.co-array.org/welcome.htm>
- [4] Unified Parallel C, URL: <http://upc.nersc.gov/>
- [5] C. Arlandini, "Il progetto Trans-Alpine Partnership for Advanced Computing", Bollettino del CILEA, n. 89, ottobre 2003
- [6] ESnet, URL: <http://www.es.net/>
- [7] Globus Toolkit, URL: <http://www.globus.org/>
- [8] Web Services Resource Framework, URL: <http://www-106.ibm.com/developerworks/library/ws-resource/>
- [9] Semantic web, URL: <http://www.w3.org/2001/sw/>